

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-120776

(43)Date of publication of application : 28.04.1994

(51)Int.Cl.

H03H 17/02

H03H 17/06

(21)Application number : 04-270118

(71)Applicant : MATSUSHITA ELECTRIC IND CO  
LTD

(22)Date of filing : 08.10.1992

(72)Inventor : MATSUDA KEISUKE  
NAKAMURA KAZUHIRO

## (54) SAMPLING FREQUENCY CONVERTER

## (57)Abstract:

PURPOSE: To cope with even the asynchronous timing of an input/ output sampling frequency by performing conversion between arbitrary sampling frequencies with one filter coefficient.

CONSTITUTION: This converter is provided with a storage means 101 where a certain number of input digital signals having a first sampling frequency are held and a digital low pass filter (FIR filter) 102 which takes out input digital signals from the position, which is determined by the input/output sampling frequency ratio

of the storage means 101, by the tap length and multiplies the first sampling frequency by (n) ((n) is a certain fixed value) to perform interpolation. Further, a linear interpolation means 103 which improves the accuracy of an output digital signal sample value having a second sampling frequency is provided. The input digital signal is inputted at the timing of the first sampling frequency, and the output digital signal is outputted at the timing of the second sampling

frequency, and conversion between arbitrary input/output sampling frequencies is performed. A means which updates the input/output sampling frequency ratio is added to realize asynchronous coupling.



## LEGAL STATUS

[Date of request for examination] 23.02.1999

[Date of sending the examiner's decision of rejection] 11.09.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]



られた入力デジタル信号は、入力デジタル信号  
記憶手段101の適当な位置から、次段のFIRフィル  
タ102の演算に必要なタップ数分だけ読み出され、F  
IRフィルタ102に入力される。このときの入力ディ  
ジタル信号記憶手段101の適当な位置は、図3に示す  
ように、最初の出力側ポインタ（図中実線で表示）の位  
置を入力側ポインタの対角位置に定めおき、次からの  
出力側ポインタの位置（図中破線で表示）は、予め求め  
ておいた次式（2）の入出力標準化周波数比だけ移動  
することによって決定する。

$$\begin{aligned} [0014] \quad \tau &= F s 1 / F s 2 \cdots \cdots \cdots (1) \\ &\cdots \cdots \cdots (2) \end{aligned}$$

ただし、 $\tau$ は入力標準化周波数比

[0015] 一方、FIRフィルタ102は、入力ディ  
ジタル信号標準列を次式（3）のような固定値 $n$ 倍に補  
間する。

$$\begin{aligned} [0016] \quad n &= 256 \cdots \cdots \cdots F s 1 \leq F s 2 \text{ のとき} \\ &= \text{INT} (256 / \tau) \cdots \cdots F s 1 > F s 2 \text{ のとき} \\ &\cdots \cdots \cdots (3) \end{aligned}$$

ただし、INT（式）は式の値の整数部

[0017] ここで、FIRフィルタ102の係数は、  
256倍したときに通過帯域のゲインが0dBになる  
ように設計されているので、入力標準化周波数 $F s 1$ が  
出力標準化周波数 $F s 2$ よりも大きいときには、フィル  
タ計算で求めた値に、次式（4）で示されるようなゲイ  
ン調整を行なう。

$$\begin{aligned} [0018] \quad z(k) &= (k) \times (n / 256) \cdots \cdots \\ &\cdots \cdots \cdots (4) \end{aligned}$$

ただし、 $z(k)$ はFIRフィルタの計算値（補間デー  
タ）

[0019] FIRフィルタ102から出力された補間  
データは、直線補間手段103に入力され、図4で示さ  
れるように、出力デジタル信号標準位置の両端のデー  
タから、入出力標準周波数比 $\tau$ によって定められる係数  
値 $\alpha$ を用いて直線補間され、その結果が出力される。な  
お、これら一連の計算と標準値の出力は、第2の標準化  
周波数のタイミングで行われる。

[0020] このように、上記第1の実施例によれば、  
直線補間手段103によって任意の2点間の値が求めら  
れるので、FIRフィルタ102の係数をただ1つに固  
定することができ、したがって、任意の入出力標準化周  
波数間の変換ができるという効果を有する。

[0021] 図2は本発明の第2の実施例の構成を示す  
ものである。この第2の実施例は、上記第1の実施例と  
同様に入力デジタル信号記憶手段201、FIRフィ  
ルタ202、直線補間手段203に、入出力標準化周波  
数比測定手段204を付け加えたものである。この入  
出力標準化周波数比測定手段204によって、入力ディ  
ジタル信号記憶手段201に記憶された入力標準化周波数

と出力標準化周波数とから入出力標準化周波数比を測定  
して更新することにより、上記第1の実施例では、予め  
求めておいて固定値であった入出力標準化周波数比 $\tau$   
を、この第2の実施例では頻繁に更新することができる  
ようになる。

[0022] このように、上記第2の実施例によれば、  
入力デジタル信号記憶手段201に記憶された入力標  
本化周波数に基づいて入出力標準化周波数比 $\tau$ を更新す  
ることができるので、入出力の非同期結合が可能になる  
という利点を有する。

[0023] なお、上記各実施例では、FIRフィルタ  
102および202で全ての補間データを求めているよ  
うに説明したが、実機に計算するデータは、次段の直線  
補間手段103および203で使用する出力標準両端  
の2点のデータのみでよい。この場合には全体の演算量  
を大幅に減らすことができ、その分、FIRフィルタ1  
02および202のタップ長を増やして演算することが  
可能となるので、さらに $S/N$ 比などの精度を上げるこ  
とができるという効果を有する。

[0024]

【発明の効果】本発明は、上記実施例から明らかなよう  
に、入出力標準化周波数の組み合わせに関係なく、ディ  
ジタルローパスフィルタの係数をただ1つに固定するこ  
とができるので、任意の標準化周波数間の変換ができ  
るという効果を有する。また、入出力標準化周波数比を頻  
繁に更新し、入出力標準化周波数比が更新されても、入  
力デジタル信号記憶手段が、入力デジタル信号をデ  
ィジタルローパスフィルタの計算に必要な分だけ準備し  
ているので、入出力標準化周波数のタイミングが非同期  
の場合でも、同期結合が可能になるという利点を有す  
る。

【図面の簡単な説明】

【図1】本発明の第1の実施例における標準化周波数変  
換装置の概略ブロック図

【図2】本発明の第2の実施例における標準化周波数変  
換装置の概略ブロック図

【図3】入力デジタル信号記憶手段のリングバッファ  
による一例を示す模式図

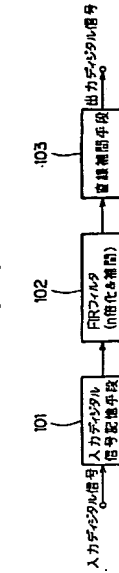
【図4】直線補間手段説明のための時間波形図

【図5】従来の標準化周波数変換装置の概略ブロック図

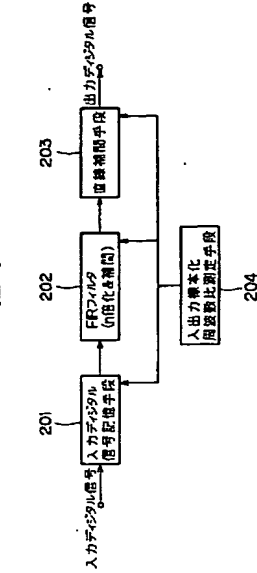
【符号の説明】

- 101 入力デジタル信号記憶手段
- 102 FIRフィルタ（デジタルローパスフィ  
ルタ）
- 103 直線補間手段
- 201 入力デジタル信号記憶手段
- 202 FIRフィルタ（デジタルローパスフィ  
ルタ）
- 203 直線補間手段
- 204 入出力標準化周波数比測定手段

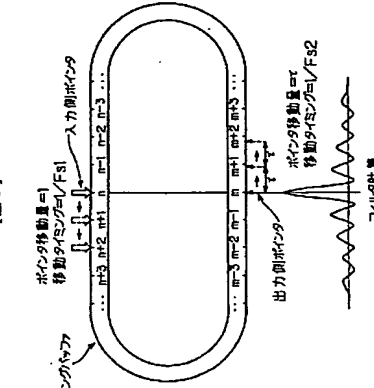
【図1】



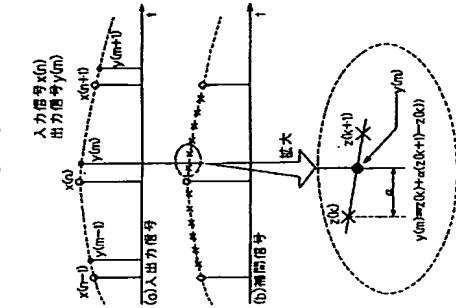
【図2】



【図3】



【図4】



【図5】

